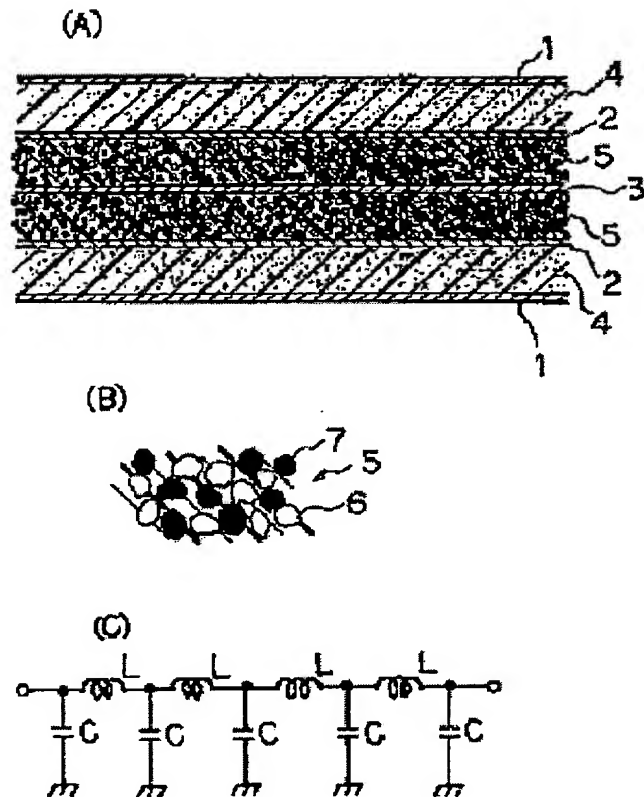


# PRINTED MULTILAYER BOARD

**Patent number:** JP2001077539  
**Publication date:** 2001-03-23  
**Inventor:** TAKATANI MINORU; ENDO TOSHIICHI; KOBUE HISASHI  
**Applicant:** TDK CORP  
**Classification:**  
 - International: H05K3/46  
 - european:  
**Application number:** JP19990247471 19990901  
**Priority number(s):** JP19990247471 19990901

## Abstract of JP2001077539

**PROBLEM TO BE SOLVED:** To provide a printed multilayer board of a constitution where it can reduce the number of parts for taking countermeasures against noise. **SOLUTION:** The printed multilayer board is provided with a signal line 1 on at least the surface out of the surface and its rear surface. This has a ground layer 2 which is provided so as to oppose the signal line 1 via a first insulating layer 4 within the board. The board has a power line 3 which is so provided as to have second insulating layers 5 and 5 sandwiched between the ground layers 2 and 2 within itself. The first insulating layer 4 is set to 5 or lower in relative permittivity  $\epsilon$ . The second insulating layer 5 contains a magnetic powder and a dielectric powder of high permittivity, with the permeability  $\mu$  of 2 or higher, and the permittivity  $\epsilon$  of 10 or higher.



Data supplied from the esp@cenet database - Worldwide

M-1120

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-77539

(P2001-77539A)

(43) 公開日 平成13年3月23日 (2001.3.23)

(51) Int.Cl.<sup>7</sup>

H 0 5 K 3/46

識別記号

F I

H 0 5 K 3/46

サーチコード (参考)

S 5 E 3 4 6

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号

特願平11-247471

(22) 出願日

平成11年9月1日 (1999.9.1)

(71) 出願人 000003067

ティーディーケー株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者 高谷 稔

東京都中央区日本橋1丁目13番1号 ティーディーケー株式会社内

(72) 発明者 遠藤 敏一

東京都中央区日本橋1丁目13番1号 ティーディーケー株式会社内

(74) 代理人 100081569

弁理士 若田 勝一

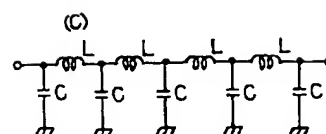
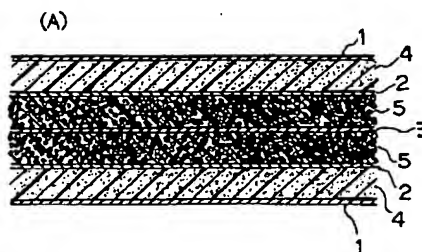
最終頁に続く

(54) 【発明の名称】 プリント多層基板

(57) 【要約】

【課題】 ノイズ対策部品を低減することができる構成のプリント多層基板を提供する。

【解決手段】 基板の表裏面のうち少なくとも表面に信号ライン1を設ける。基板の内部に、信号ライン1に第1の絶縁層4を介して対向するように設けられたグラウンド層2を有する。基板の内部において、グラウンド層2、2間に第2の絶縁層5、5を介して挟まれるように設けられた電源ライン3を有する。第1の絶縁層4は、誘電率 $\epsilon$ を5以下とする。第2の絶縁層5は、磁性粉と、高誘電率の誘電体粉とを含み、透磁率 $\mu$ を2以上、誘電率 $\epsilon$ を10以上とする。



1: 信号ライン、2: グラウンド層、3: 電源ライン、4: 第1の絶縁層  
5: 第2の絶縁層、6: 磁性粉、7: 誘電体粉

## 【特許請求の範囲】

【請求項1】電子機器用のプリント多層基板であって、前記基板の表裏面のうち少なくとも表面に設けられた信号ラインと、

前記基板の内部に、信号ラインに第1の絶縁層を介して対向するように設けられたグラウンド層と、

前記基板の内部において、グラウンド層間に第2の絶縁層を介して挟まれるように設けられた電源ラインとを有し、

前記第1の絶縁層は、誘電率 $\epsilon$ を5以下とし、

前記第2の絶縁層は、磁性粉と、高誘電率の誘電体粉とを含み、透磁率 $\mu$ を2以上、誘電率 $\epsilon$ を10以上としたことを特徴とするプリント基板。

【請求項2】請求項1において、

前記第1の絶縁層とグラウンド層との間に、ストリップラインがグラウンド層により第3の絶縁層を介して挟まれた共振器層を有し、

前記第3の絶縁層の誘電率 $\epsilon$ を5以下としたことを特徴とするプリント基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子機器用のプリント多層基板に関する。

【0002】

【従来の技術】図3は実開昭61-190180号公報に開示されたプリント多層基板である。図3のプリント多層基板は、その外側に銅箔からなる信号ライン20を有し、内側に銅箔からなるグラウンド層21を有し、中心部に銅箔からなる電源ライン22を有する。信号ライン20とグラウンド層21との間の層23は、信号ライン20に容量性負荷を与えないように、また、積層板の機械的強度を持たせるため、ガラス基材エポキシ樹脂等で形成する。一方、グラウンド層21と電源ライン22との間の層24は、この間にコンデンサを形成する目的で高誘電率の誘電体を用いる。

【0003】そして、この電源ライン22とグラウンド層21との間に形成されるコンデンサによって電源ライン22とグラウンド層21との間にバイパスコンデンサを入れた場合と同じ効果が生じ、従来、電源ライン22とグラウンド層21との間にICと同数実装しているノイズ防止用バイパスコンデンサが不要となる。また、信号ライン20とグラウンド層21との間には従来通り低誘電率の誘電体を用いているので、高周波の信号に対しても容量性負荷による悪影響を与えない。

【0004】

【発明が解決しようとする課題】図3に示した従来のプリント多層基板においては、バイパスコンデンサが不要とはなるものの、信号ライン20と電源ライン22との間の電磁結合を減らすことができないので、電源ライン22のノイズが信号ライン20にのりやすく、ノイズに

よる不具合が起きやすいという問題点がある。また、一般的にプリント基板に使用される樹脂材料のQ特性が悪く、非常に高い周波数であったり、共振器であったりするような信号伝送に高品質が要求された場合、特性に影響するという問題点がある。また、コネクタ部等は、外部へもしくは外部からのノイズの影響を受けやすいので、チョークコイル等の不要電磁放射を防止する部品を必要とする。そのため、実装部品が増え、実装コストが上がったり、他の部品の実装面積が減る等の問題点がある。

10

【0005】本発明は、上記問題点に鑑み、ノイズ対策部品を低減することができる構成のプリント多層基板を提供することを目的とする。

【0006】

【課題を解決するための手段】請求項1のプリント多層基板は、電子機器用のプリント多層基板であって、前記基板の表裏面のうち少なくとも表面に設けられた信号ラインと、前記基板の内部に、信号ラインに第1の絶縁層（なお本明細書において絶縁層とは直流的に絶縁体またはこれに近いもので構成された層を意味する。）を介して対向するように設けられたグラウンド層と、前記基板の内部において、グラウンド層間に第2の絶縁層を介して挟まれるように設けられた電源ラインとを有し、前記第1の絶縁層は、誘電率 $\epsilon$ を5以下とし、前記第2の絶縁層は、磁性粉と、高誘電率の誘電体粉とを含み、透磁率 $\mu$ を2以上、誘電率 $\epsilon$ を10以上としたことを特徴とする。

20

30

【0007】このように、電源ラインとグラウンド層との間に磁性粉を混入した第2の絶縁層を設けたので、この部分の電源ラインはインダクタとして作用する。また、この第2の絶縁層には高誘電率の誘電体粉を混入して誘電率を高くしているので、電源ラインとグラウンド層の間はコンデンサとなる。これによりノイズ対策部品が大幅に低減される。

【0008】請求項2のプリント多層基板は、請求項1において、前記第1の絶縁層とグラウンド層との間に、ストリップラインがグラウンド層により第3の絶縁層を介して挟まれた共振器層を有し、前記第3の絶縁層の誘電率を5以下としたことを特徴とする。

40

【0009】このように、共振器も基板に含ませることにより、ストリップラインを要する電子機器において、さらに部品点数を減らすことができる。

【0010】

【発明の実施の形態】図1（A）は本発明によるプリント多層基板の一実施の形態を示す断面図、図1（B）はその部分拡大図である。図1（A）において、1はプリント多層基板の外側の表裏面に設けられた信号ライン、2はその内側に設けられたグラウンド層、3は前記グラウンド層2、2間に挟まれるように中央部に設けられた電源ラインである。前記信号ライン1、電源ライン3、グラ

50

ンド層2は銅箔である。信号ライン1とグランド層2との間は第1の絶縁層4により構成される。該第1の絶縁層4は、信号ライン1に容量性負荷を与えないように、かつ銅箔積層板に機械的強度を持たせるために、ガラス基材エポキシ樹脂、フェノール樹脂、BT樹脂、ポリイミド樹脂等で構成する。そして、この誘電率は誘電率 $\epsilon$ を5以下とする。

【0011】前記グランド層2、2と電源ライン3との間は第2の絶縁層5により構成する。該第2の絶縁層5は、図1(B)に示すように、前記樹脂内に磁性粉6と高誘電率の誘電体粉7とを混入して透磁率 $\mu$ および誘電率 $\epsilon$ を高めたものである。

【0012】前記第2の絶縁層5を構成する樹脂として、第1の絶縁層4と同様に、ガラス基材エポキシ樹脂、フェノール樹脂、BT(ビスマレイドトリアジン)樹脂、ポリイミド樹脂等の熱硬化性樹脂を用いる。

【0013】また、磁性粉6としては、Mn/Zn系フェライト、Ni/Zn系フェライト、六方晶系フェライト等のセラミック磁性粉、あるいはカーボニル鉄、センダスト、パーマロイ等の金属磁性粉が用いられる。また、これらの平均粒径は0.1 $\mu$ m以上50 $\mu$ m以下であることが成形上好ましい。また、添加量は5VOL%以上であることが磁性粉を混入した効果を得る上で好ましく、また、成形を可能にすること、および誘電体粉7との混合を考慮して、60VOL%以下であることが好ましい。

【0014】また、前記誘電体粉7としては、SrO-CaO-TiO<sub>2</sub>系のものを25~60VOL%混入するか、またはBaO-ZrO-TiO<sub>2</sub>系のものを15~60VOL%混入する。これらの混入量の下限は、誘電体としての効果を得る上で必要な値であり、また、上限は、成形を可能にすること、および磁性粉6との混合を考慮したものである。また、これらの平均粒径は0.1 $\mu$ m以上50 $\mu$ m以下であることが成形上好ましい。

【0015】また、これらの第2の絶縁層5の誘電率 $\epsilon$ は好ましくは10以上より好ましくは20以上であり、また上限は1000である。また、該第2の絶縁層5の透磁率 $\mu$ は好ましくは2以上、より好ましくは5以上であり、また上限は10000である。

【0016】図1(C)はこの基板の等価回路であり、図1(A)のように構成された基板において、電源ライン3のうち、基板内に属する部分は、磁性粉6を混入したことによるインダクタンス成分Lと、誘電体粉7を混入したことによるキャパシタンス成分Cとからなる分布定数回路として把握される。これらのインダクタンス成分Lやキャパシタンス成分Cは、磁性粉6や誘電体粉7の材質や混入量により所望の値に調整することができる。

【0017】図2(A)は図1(A)の基板の具体的応用例である。図中、8はプリント多層基板、9は該基板

8上に半田付けや接着剤などにより固定されたコネクタ、10は基板8の表裏面に搭載された電子部品である。コネクタ9の該当端子と電源ライン3とは、第1の絶縁層4、第2の絶縁層5を貫通するスルーホール11に充填あるいはメッキされる導体により接続される。また、基板8の表裏面の電源ライン3aと基板8内の電源ライン3も同様に、第1の絶縁層4、第2の絶縁層5を貫通するスルーホール12に充填あるいはメッキされる導体により接続される。コネクタ9の該当端子と裏面の信号ライン1aとは基板全体を貫通するスルーホール13に充填あるいはメッキされる導体により接続される。

【0018】図2(A)の基板においては、電源ライン3が基板8内のグランド層2、2間の部分において、インダクタおよびコンデンサとして作用することにより外部への輻射ノイズを抑え、外部からのノイズの影響を抑えることができる。

【0019】図2(B)は本発明の他の実施の形態を示すもので、前記2つの第1の絶縁層のうちの一方の第1の絶縁層4とグランド層2との間に、銅箔であるストリップライン14がグランド層2A、2Bにより第3の絶縁層15、15を介して挟まれた共振器層16を設けたものである。ここで、第3の絶縁層15としては、前述したエポキシ樹脂、フェノール樹脂、BT樹脂、ポリイミド樹脂等の熱硬化性樹脂や、融点が200℃以上のフッ素系樹脂等の熱可塑性樹脂を用いる。なお、ストリップライン14は一端においてグランド層2A、2Bの少なくともいずれかに接続される。

【0020】そして、前記第3の絶縁層15の誘電率 $\epsilon$ を5以下とし、100MHzでの $\tan \delta$ は0.005以下とする。

【0021】このように、共振器16も基板に含ませることにより、共振器を要する電子機器において、さらに部品点数を減らすことができる。また、第3の絶縁層15を前記材質のものに選定することにより、Qが高く、信号伝送品質の高いストリップラインを基板内部に構成できるので、高い特性が得られると共に、基板表裏面における実装面積を増やすことができる。

【0022】本発明において、信号ライン1、グランド層2、電源ライン3に用いる導体としては、銅以外の他の導体を用いることもできる。また、信号ライン1は基板の表面にのみ設けてもよい。

【0023】

【発明の効果】請求項1によれば、電源ラインとグランド層との間に磁性粉と誘電体粉と混入した第2の絶縁層を設けたので、基板内の電源ラインがコンデンサおよびインダクタとして作用する。このため、不要電磁放射を抑制して電子機器自身または他の機器への干渉を防止し得ると共に、バイパスコンデンサのみならず、チョークコイル等のノイズ対策部品が大幅に低減される。そしてその結果、基板上の実装面積を増やし、かつ基板からな

5

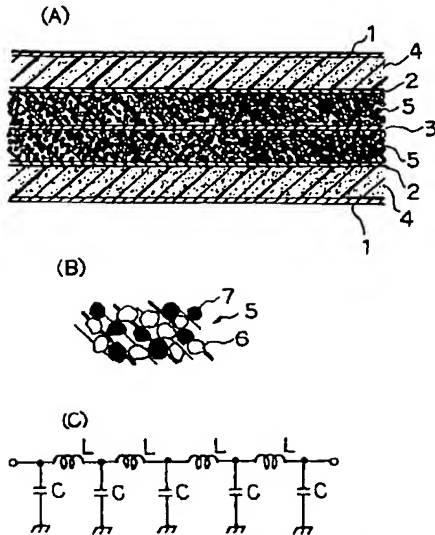
るセットの小型化が図れる。

【0024】請求項2のプリント多層基板は、基板内にストリップライン共振器を内蔵させたので、電子機器の部品点数をさらに減らすことができる。また、Qが高く、信号伝送品質の高いストリップラインを基板内部に構成できるので、高い特性が得られると共に、基板上の実装面積をさらに増やすことができる。

【図面の簡単な説明】

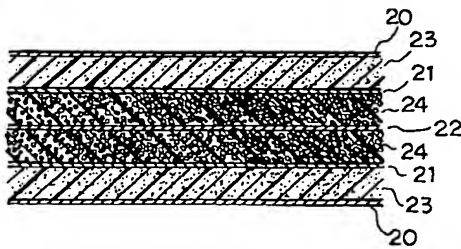
【図1】(A)は本発明によるプリント多層基板の一実施の形態を示す断面図、(B)はその部分拡大図、

【図1】



1: 信号ライン、2: グランド層、3: 電源ライン、4: 第1の絶縁層  
5: 第2の絶縁層、6: 磁性粉、7: 誘電体粉

【図3】



6

(C)はその等価回路図である。

【図2】(A)は図1(A)の応用例を示す断面図、

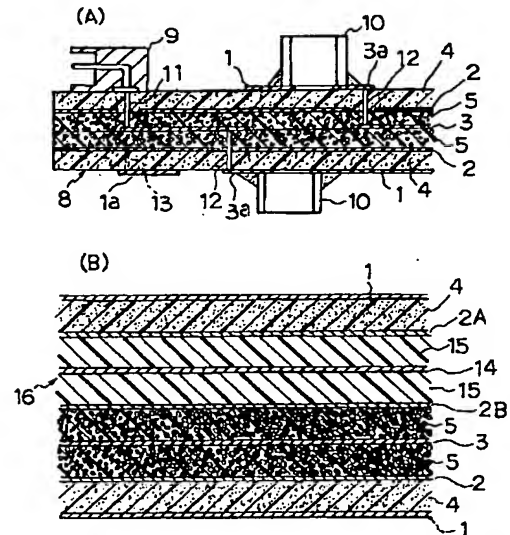
(B)は本発明の他の実施の形態を示す断面図である。

【図3】従来のプリント多層基板を示す断面図である。

【符号の説明】

1、1a: 信号ライン、2: グランド層、3: 電源ライン、4: 第1の絶縁層、5: 第2の絶縁層、6: 磁性粉、7: 誘電体粉、8: 基板、9: コネクタ、10: 電子部品、11~13: スルーホール、14: ストリップライン、15: 絶縁層、16: 共振器

【図2】



1、1a: 信号ライン、2: グランド層、3: 電源ライン、4: 第1の絶縁層  
5: 第2の絶縁層、6: 磁性粉、7: 誘電体粉、8: 基板、9: コネクタ、10: 電子部品  
11~13: スルーホール、14: ストリップライン、15: 絶縁層、16: 共振器

フロントページの続き

(72)発明者 小更 恆  
東京都中央区日本橋一丁目13番1号 ティ  
ーディーケイ株式会社内

Fターム(参考) 5E346 AA12 AA15 AA23 BB02 BB03  
BB04 BB07 CC08 CC16 CC21  
CC32 FF45 HH01